

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平4-356931

(43) 公開日 平成4年(1992)12月10日

(51) Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L	21/336			
	29/784			
	21/225	R 9278-4M		
	27/12	R 8728-4M		
		9056-4M		
			H 0 1 L 29/78	3 1 1 P
			審査請求 未請求	請求項の数 5 (全 5 頁)

(21) 出願番号 特願平3-130908

(22) 出願日 平成3年(1991)6月3日

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 古田 守

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者 川村 哲也

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者 ▲よし▼岡 達男

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(74) 代理人 介理士・小鍛冶 明 (外2名)

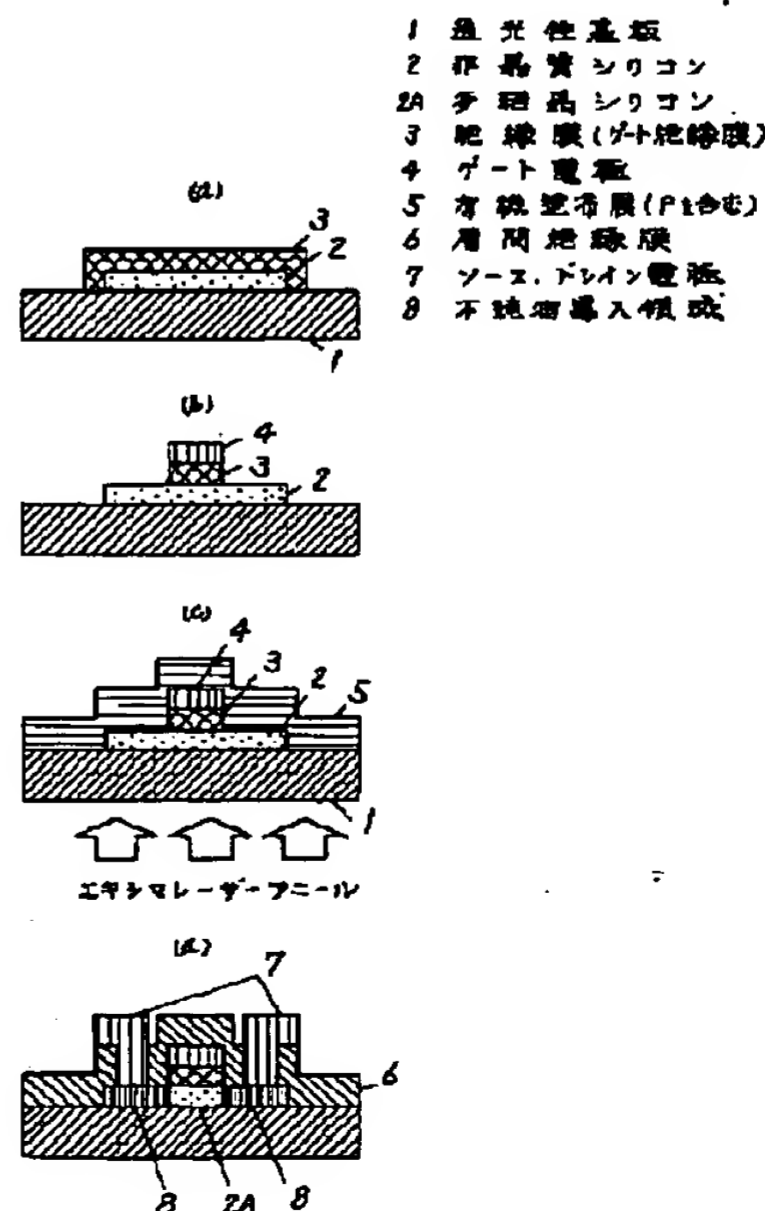
最終頁に続く

(54) 【発明の名称】 薄膜トランジスタの製造方法

(57) 【要約】

【目的】 本発明はドーパントと有機溶剤を少なくとも含む有機塗布膜を用い、低プロセス温度で大面積化が容易な薄膜トランジスタの製造方法を提供する。

【構成】 図1(a)に示すように透光性基板1上に非晶質半導体膜及び絶縁膜3を形成する。次に図1(b)のようにゲート電極4を形成し、ゲート電極の形状に絶縁膜を除去する。ついで図1(c)に示すようにドーパントを含む有機塗布膜5を形成した後、基板裏面側よりエネルギービームの照射を行う。最後に図1(d)に示すように有機塗布膜を選択的に除去しソース、ドレイン電極7を形成することにより多結晶の薄膜トランジスタを得る。



【特許請求の範囲】

【請求項1】 透光性基板上に半導体薄膜を形成する工程と、前記半導体薄膜上に前記半導体薄膜に対しドナーあるいはアクセプタとなる不純物と有機溶剤を少なくとも含む溶液を塗布後乾燥しドーパント膜を形成する工程と、前記基板に対して半導体薄膜を形成した基板面に対向する基板面側よりエネルギービームを照射する工程を有することを特徴とする薄膜トランジスタの製造方法。

【請求項2】 透光性基板上にゲート電極を形成する工程と、前記ゲート電極上にゲート絶縁膜及び半導体薄膜を形成する工程と、前記半導体薄膜上に半導体薄膜に対してドナーあるいはアクセプタとなる不純物と有機溶剤を少なくとも含む溶液を塗布後乾燥しドーパント膜を形成する工程と、前記半導体薄膜に対して半導体薄膜を形成した基板面に対向する基板面側よりエネルギービームを照射する工程を有することを特徴とする薄膜トランジスタの製造方法。

【請求項3】 エネルギービームとしてレーザー光を用いることを特徴とする請求項1または請求項2記載の薄膜トランジスタの製造方法。

【請求項4】 半導体薄膜が珪素を種成分とする非単結晶半導体であることを特徴とする請求項1または請求項2記載の薄膜トランジスタの製造方法。

【請求項5】 ゲート絶縁膜の光学的エネルギー帯域幅がエネルギービームの持つエネルギーより大きいことを特徴とする請求項2記載の薄膜トランジスタの製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明はプロセス温度が低く、大面積化が容易な不純物ドーピング方法を用いた薄膜トランジスタの製造方法であって、薄膜トランジスタをマトリックス状に集積化したアクティブマトリックスアレイを用いた液晶表示素子やイメージセンサ、あるいは、三次元集積回路や半導体メモリー装置等に応用可能な薄膜トランジスタの製造方法に関するものである。

【0002】

【従来の技術】 薄膜トランジスタをマトリックス状に集積化した液晶ディスプレイ用アクティブマトリックスアレイの製造方法を例にとって説明する。

【0003】 液晶ディスプレイ用半導体装置に用いる薄膜トランジスタの半導体活性層には、従来、約300℃程度の比較的低温で大面積にわたって成膜が可能な非晶質シリコンが主に用いられてきた。しかし、この非晶質シリコン薄膜トランジスタは電界効果移動度が小さいため、薄膜トランジスタアレイの駆動回路を同一基板上へ作成することが困難である。そのため、非晶質シリコンに比べ電界効果移動度が大きく、駆動回路を同一基板上に作成可能な多結晶シリコン薄膜トランジスタの研究が活発に行われている。

【0004】 図3にnチャネル多結晶シリコン薄膜トランジスタの構造断面図の一例を示しその製造方法を例にとって説明する。

【0005】 まず、図3(a)に示すように石英基板1上に減圧気相成長法(LP-CVD法)により非晶質シリコンを堆積し、600℃程度の温度で数時間から数十時間のアニールを行うことにより、非晶質シリコンを固相成長させ多結晶シリコン薄膜2Aを形成する。その後、多結晶シリコン薄膜2Aを1,000℃程度で熱酸化し、ゲート絶縁膜3となる熱酸化膜を形成する。

【0006】 ついで図3(b)に示すように、ゲート電極4を多結晶シリコン等で形成する。ゲート電極を形成後、図3(c)に示すようにゲート電極と同一形状にゲート絶縁膜を除去し、自己整合的に燐(P)をイオン注入法によりドーピングし、不純物導入領域8を形成する。最後に図3(d)のように層間絶縁膜6を介してソース、ドレイン電極7を形成してnチャネル多結晶シリコン薄膜トランジスタが完成する。

【0007】 【発明が解決しようとする課題】 図3に示した多結晶シリコン薄膜トランジスタの製造方法においては、ソース、ドレイン領域の形成にイオン注入法を用いている。一般的にイオン注入法によりドーピングを行うためには、まず熱酸化膜等を形成し、不純物を導入したい部分の酸化膜をフォトリソ法で選択的に開口し、不純物イオンを打ち込んだ後、1,000℃程度の高温でアニールを行い注入した不純物を活性化する。前記の様にイオン注入を用いた場合には製造プロセスが複雑となり、かつ高価なイオン注入機を必要とする。

【0008】 また大面積基板へイオン注入を行う場合にはイオンビームを大面積にわたって走査する必要があるがスループットが低下する。さらに石英等の絶縁性基板を用いた場合には基板の帯電(チャージアップ)を防止するために電子シャワー等を併用する必要がある。

【0009】 本発明はかかる点に鑑み、プロセス温度が低く大面積化が容易な不純物のドーピング方法を用いた薄膜トランジスタの製造方法を提供する。

【0010】

【課題を解決するための手段】 本発明は前述の問題点を解決するため、透光性基板を用い前記透光性基板上に半導体薄膜を形成し、前記半導体薄膜上に半導体に対してドナーまたはアクセプタとなる不純物を有機溶剤とを少なくとも含む溶液を塗布後乾燥しドーパント膜を形成し、前記半導体薄膜を形成した基板面に対向する基板面側よりエネルギービームを照射し前記不純物を半導体薄膜中にドーピングし薄膜トランジスタを作成する。

【0011】 あるいは透光性基板上にゲート電極を形成し、前記ゲート電極上にゲート絶縁膜及び半導体薄膜を形成し、前記半導体薄膜上に半導体薄膜に対してドナーあるいはアクセプタとなる不純物と有機溶剤を少なくと

3

も含む溶液を塗布後乾燥させドーパント膜を形成し、前記半導体薄膜を形成した基板面に対向する基板面側よりエネルギービームを照射し前記不純物を半導体薄膜中にドーピングさせ薄膜トランジスタを形成する。

【0012】

【作用】本発明は、上記した方法によってエネルギービーム照射により半導体薄膜が加熱されドーパント膜中の不純物が半導体薄膜中へ導入、活性化することにより不純物導入領域が形成される。

【0013】エネルギービームをドーパント膜上部より照射した場合にはドーパント膜中でエネルギービームが吸収されるため、ドーパント膜が飛散したり不純物の半導体膜中への導入が不十分な場合がある。これに対して基板裏面側からのエネルギービームの照射では、エネルギービームは主に半導体薄膜中で吸収されるためドーパント膜の飛散等は発生しない。また、ドーパント膜として塗布膜を用いるため、大面積化が容易であると同時に、半導体薄膜と基板表面との間に非透光性金属電極を形成することによりエネルギービームのマスクとなり選択的な不純物ドーピングが可能になる。

【0014】

【実施例】本発明の実施例を図面にもとづいて説明する。

【0015】図1は第1の発明の薄膜トランジスタの製造方法の一実施例を示す。図1(a)に示すように石英基板等の透光性基板1上にLP-CVD法により非晶質シリコン薄膜2を形成し、島状にエッチングした後、前記非晶質シリコン薄膜2上に絶縁膜3を形成する。

【0016】ついで図1(b)に示すように、ゲート電極4を形成し、ゲート電極4をマスクとして不純物を導入する非晶質シリコン薄膜2上の絶縁膜3を選択的に除去する。

【0017】図1(c)に示したように図1(b)の形状に加工した薄膜上に、燐(P)と有機溶剤を少なくとも含む溶液を塗布後乾燥させ有機塗布膜5を形成する。その後、半導体薄膜を形成した基板面に対向する基板面(基板裏面)側よりエネルギービーム(ここではXeClエキシマレーザー：波長308nm)の照射を行う。

【0018】エネルギービームの照射により半導体薄膜が加熱され、有機塗布膜5中の不純物が非晶質シリコン薄膜2中に導入、活性化され不純物導入領域8が形成されると同時に半導体薄膜もアニールされ多結晶シリコン2Aとなる。

【0019】最後に図1(d)に示すように有機塗布膜5を選択的に除去した後、層間絶縁膜6を介してソース、ドレイン電極7を形成することにより薄膜トランジスタが完成する。

【0020】上記のように本実施例の製造方法を用いることにより、大面積にわたる不純物ドーピングが容易に

4

実現可能となった。また他の不純物ドーピング方法に比べてイオン注入装置やフォトエッチング装置等の特殊な装置を必要とせず、塗布膜自体が安価であることより製造コストの低減が図られた。さらに不純物ドーピングと同時に半導体薄膜のアニールが行え特性の改善及び工程の簡略化を図ることができた。

【0021】次に図2に第2の発明の薄膜トランジスタの製造方法の一実施例を示す。図2(a)に示すように透光性基板1上にゲート電極4を形成し、ゲート電極4上にLP-CVD法によりゲート絶縁膜3と非晶質シリコン薄膜を形成し熱処理により非晶質シリコン薄膜を多結晶化し多結晶シリコン薄膜2Aを形成する。

【0022】次に図2(b)に示すように、燐(P)と有機溶剤を少なくとも有する溶液を塗布後乾燥させ有機塗布膜5を形成し、半導体薄膜を形成した基板面に対向する基板面(基板裏面)側よりエネルギービーム(ここではXeClエキシマレーザー：波長308nm)の照射を行う。エネルギービームの照射により半導体薄膜が加熱され、塗布膜中の不純物が多結晶シリコン薄膜2A中に導入、活性化され不純物導入領域8が形成される。この時、ゲート電極4は不透光性薄膜であるためエネルギービームに対するマスクとして働き、不純物はゲート電極4が存在しない領域にだけ自己整合的に導入される。尚、ゲート電極の光学的エネルギー帯域幅がエネルギービームの持つエネルギーより大きくなっている。

【0023】最後に図2(c)に示すように塗布膜を選択的に除去した後、多結晶シリコン薄膜2Aを島状にエッチングしソース、ドレイン電極7を形成することにより薄膜トランジスタが完成する。

【0024】上記のように本実施例によれば、大面積に渡る不純物ドーピングが容易に実現可能となり製造プロセスの簡略化が図れる。さらにゲート電極としてエネルギービームを透過しない材料を用いることにより、チャネル部はゲート電極により保護されるため自己整合的な薄膜トランジスタが容易に製造でき、薄膜トランジスタ特性の高性能化を図ることができる。

【0025】なお、実施例には記載していないが、有機塗布膜中の不純物を変更することによりn形、p形の不純物ドーピングを行うことが可能でありnチャネル及びpチャネル薄膜トランジスタが形成できる。また実施例中ではエネルギービームとしてレーザー光を用いているが、エネルギービームとしてはレーザー光以外でも同等の効果がありUVランプや赤外線等を用いることも可能である。

【0026】

【発明の効果】上記のように本発明の製造方法を用いることにより不純物半導体層が大面積にわたり低温かつ低コストで形成でき、ガラス等の安価な基板材料の使用が可能となる。さらに不純物ドーピングと半導体活性層のアニールとをエネルギービームの照射により一括して行

5

うことも可能となり薄膜トランジスタの製造工程の簡単化が図られスループットが増大する。これらの効果により製造及び装置コストの低減を図ることが可能となる。

【図面の簡単な説明】

【図1】 第1の発明による薄膜トランジスタの製造方法の一実施例の各プロセス毎の概略断面図

【図2】 第2の発明による薄膜トランジスタの製造方法の一実施例の各プロセス毎の概略断面図

【図3】 従来の薄膜トランジスタの概略断面図

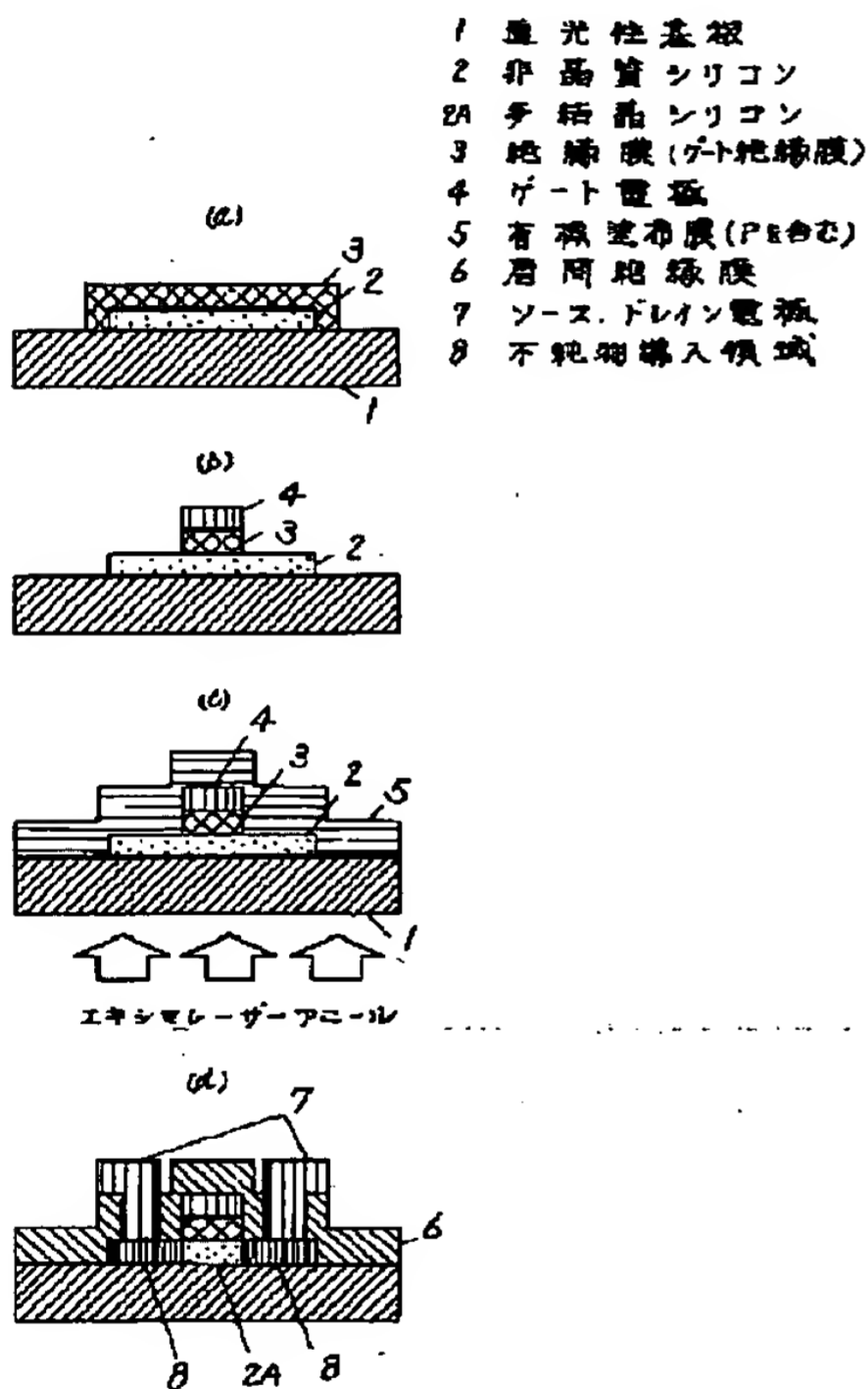
【符号の説明】

10

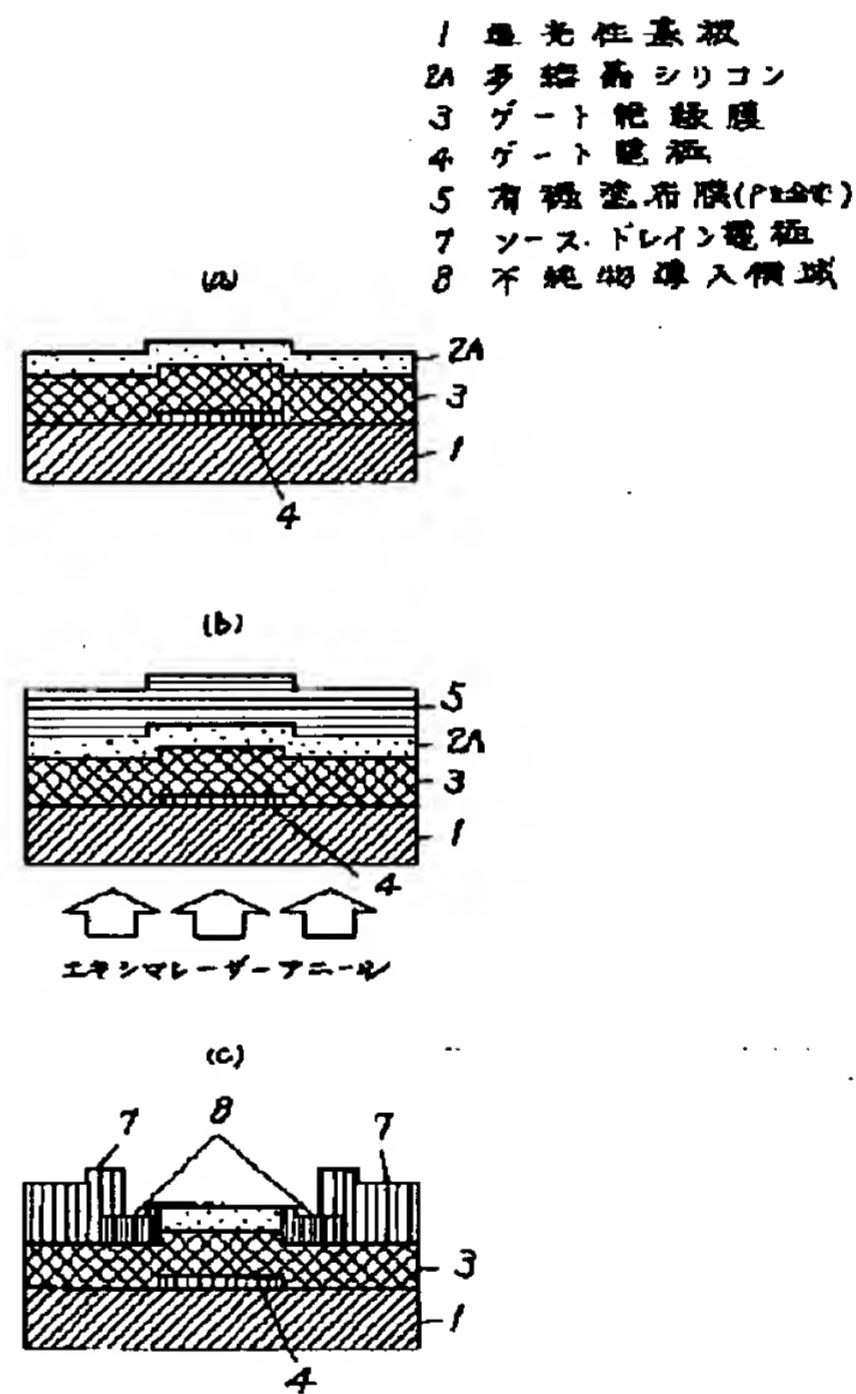
6

- 1 石英基板
- 2 非晶質シリコン
- 2A 多結晶シリコン
- 3 ゲート絶縁膜
- 4 ゲート電極
- 5 有機塗布膜
- 6 層間絶縁膜
- 7 ソース、ドレイン電極
- 8 不純物導入領域

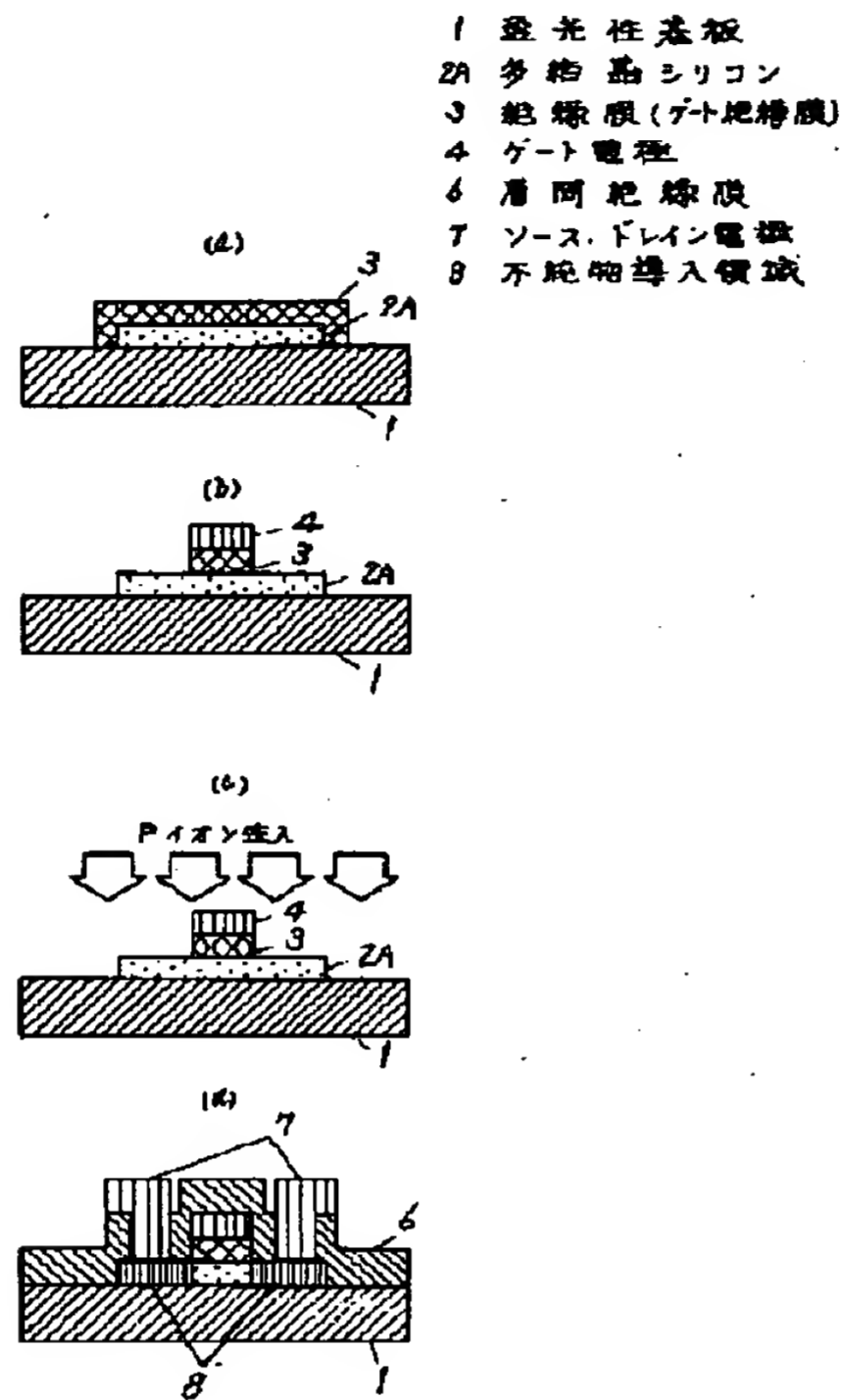
【図1】



【図2】



【図3】



フロントページの続き

(72)発明者 筒 博司
大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72)発明者 宮田 豊
大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(19) Japanese Patent Office (JP)

(12) Publication of Patent Application

(11) Publication Number of Patent Application: JP-A-4-356931

(51) Int. Cl.⁵ H01L 21/336, 29/784, 21/225, 27/12

Identification Number:

Number of the Document: F1, R 9278-4M, R 8728-4M, 9056-4M,
H01L 29/78, 311P

(43) Publication Date: December 10, 1992

Request for Examination: not made

Number of Claims: 5(5 pages in total)

(21) Application Number: 03-130908

(22) Application Date: June 3, 1991

(71) Applicant: 000005821

Matsushita Electric Industrial Co., Ltd., 1006, Kadoma,
Oaza, Kadoma-shi, Osaka

(72) Inventor: Mamoru FURUTA

c/o Matsushita Electric Industrial Co., Ltd., 1006,
Kadoma, Oaza, Kadoma-shi, Osaka

(72) Inventor: Tetsuya KAWAMURA

c/o Matsushita Electric Industrial Co., Ltd., 1006,
Kadoma, Oaza, Kadoma-shi, Osaka

(72) Inventor: Tatsuo OKA

c/o Matsushita Electric Industrial Co., Ltd.
1006, Kadoma, Ohaza, Kadoma-shi, Osaka

(74) Agent: Patent Attorney, Akira KOKAJI et al.

(54) [Title of the Invention] Method of Manufacturing
Thin-Film Transistor

(57) [Abstract]

[Object] The present invention provides a method of manufacturing a thin-film transistor capable of large-area impurity doping at a low processing temperature by using an organic coating that contains at least dopant and an organic solvent.

[Construction] As shown in Fig. 1(a), an amorphous semiconductor layer and an insulator film 3 are formed on a light-transmissive substrate 1. Then, as shown in Fig. 1(b), a gate electrode 4 is formed, and the insulator film is removed in the shape of the gate electrode. Subsequently, as shown in Fig. 1(c), an organic coating 5 that contains dopant is formed, which is then radiated with an energy beam from the back of the substrate. Finally, as shown in Fig. 1(d), the organic coating is selectively removed to form source and drain electrodes 7, thereby forming polycrystalline thin-film transistor.

[Claims]

[Claim 1] A method of manufacturing a thin-film transistor, comprising the steps of: forming a semiconductor thin film on a light-transmissive substrate; forming a dopant film by applying a solution containing at least impurities to be a donor or an acceptor and an organic solvent onto the semiconductor thin film and then drying the coating; and radiating an energy beam onto the substrate from the surface of the substrate facing the surface on which the semiconductor thin film is formed.

[Claim 2] A method of manufacturing a thin-film transistor, comprising the steps of: forming a gate electrode on a light-transmissive substrate; forming a gate insulator film and a semiconductor thin film on the gate electrode; forming a dopant film by applying a solution containing at least impurities to be a donor or an acceptor and an organic solvent onto the semiconductor thin film and then drying the coating; and radiating an energy beam onto the semiconductor thin film from the surface of the substrate facing the surface on which the semiconductor thin film is formed.

[Claim 3] The method of manufacturing a thin-film transistor according to Claim 1 or 2, wherein a laser beam is used as the energy beam.

[Claim 4] The method of manufacturing a thin-film transistor according to Claim 1 or 2, wherein the semiconductor thin film is a non-monocrystal semiconductor with silicon as the main component.

[Claim 5] The method of manufacturing a thin-film transistor according to Claim 2, wherein the optical energy band width of the gate electrode film is larger than that of the energy beam.

[Detailed Description of the Invention]

[0001]

[Industrial Field of Application] The present invention relates to a method of manufacturing a thin-film transistor which facilitates large-area impurity doping at a low processing temperature and, in particular, it relates to a method of manufacturing a thin-film transistor applicable to a liquid-crystal display device using an active matrix array in which thin-film transistors are integrated in matrix form, an image sensor, a three-dimensional integrated circuit, a semiconductor memory, and so forth.

[0002]

[Prior Art] A method of manufacturing an active matrix array for a liquid-crystal display in which thin-film transistors are integrated in matrix form will be described by way of example.

[0003] Conventionally, semiconductor active layers of thin-film transistors used in liquid-crystal display semiconductor devices have principally been made of amorphous silicon which can be grown over a large area at a relatively low temperature of the order of 300°C. However, the amorphous silicon thin-film transistors have low electric-field effect mobility, so that it is difficult to form driving circuits for the thin-film transistor array on the same substrate. Accordingly, research on a polycrystalline silicon thin-film transistor has been made actively which has higher electric-field effect mobility than that of amorphous silicon, thus allowing having driving circuits on the same substrate.

[0004] Fig. 3 includes schematic sectional views of an example of an n-channel polycrystalline silicon thin-film transistor, showing a method of the same.

[0005] As shown in Fig. 3(a), amorphous silicon is deposited on a quartz substrate 1 by low-pressure chemical vapor deposition (LP-CVD), which is then annealed at a temperature of the order of 600°C for a few to a few tens of hours to be deposited in solid phase, thereby forming a polycrystalline silicon thin film 2A. Then, the polycrystalline silicon thin film 2A is thermally oxidized at about 1000°C to form a thermally

oxidized film serving as a gate insulator film 3.

[0006] Subsequently, as shown in Fig. 3(b), a gate electrode 4 is formed of polycrystalline silicon and so on. After the gate electrode has been formed, the gate insulator film is removed in the same shape as that of the gate electrode, and phosphor (P) is doped therein by ion implantation in a self alignment manner to form an impurity doped region 8, as shown in Fig. 3(c). Finally, as shown in Fig. 3(d), source and drain regions 7 are formed via an interlayer insulator film 6 to complete an n-channel polycrystalline silicon thin-film transistor.

[0007]

[Problems that the Invention Is to Solve] The method of manufacturing a polycrystalline silicon thin-film transistor shown in Fig. 3 adopts ion implantation to form source and drain regions. In order to perform doping by ion implantation, a thermally oxidized film and so forth is first formed, the part of which to be doped with impurities is selectively opened by photo-etching, to which impurity ions are implanted, and then it is annealed at a high temperature of the order of 1000°C to activate the implanted impurities. The use of the ion implantation, as described above, complicates the process of manufacture and requires an expensive ion implanter.

[0008] In the case of ion implantation into a large-area

substrate, it is necessary to scan across the large area with ion beams, decreasing throughput. Also, the use of insulating substrates such as a quartz substrate requires using electron shower and so on at the same time to prevent the charge-up of the substrate.

[0009] The present invention has been made in light of such circumstances, and has as an object the provision of a method of manufacturing a thin-film transistor which facilitates large-area impurity doping at a low processing temperature.

[0010]

[Means for Solving the Problems] In order to solve the foregoing problems, the invention provides a method of manufacturing a thin-film transistor by doping impurities into a semiconductor thin film. The method includes the steps of: forming a semiconductor thin film on a light-transmissive substrate; forming a dopant film by applying a solution containing at least impurities to be a donor or an acceptor and an organic solvent onto the semiconductor thin film and then drying the coating; and radiating an energy beam onto the substrate from the surface of the substrate facing the surface on which the semiconductor thin film is formed.

[0011] Alternatively, the invention provides a method of manufacturing a thin-film transistor by doping impurities

into a semiconductor thin film. The method includes the steps of: forming a gate electrode on a light-transmissive substrate; forming a gate insulator film and a semiconductor thin film on the gate electrode; forming a dopant film by applying a solution containing at least impurities to be a donor or an acceptor and an organic solvent onto the semiconductor thin film and then drying the coating; and radiating an energy beam onto the semiconductor thin film from the surface of the substrate facing the surface on which the semiconductor thin film is formed.

[0012]

[Operation] According to the above-described method of the invention, a semiconductor thin film is heated by energy beam radiation, so that the impurities in the dopant film are doped into the semiconductor thin film and activated to form an impurity doped region.

[0013] When energy beams are radiated from the top of the dopant film, the energy beams are absorbed in the dopant film, so that the dopant film is sometimes dispersed or the impurities are sometimes doped insufficiently into the semiconductor film. On the other hand, when energy beams are radiated from the back of the substrate, the energy beams are absorbed mainly in the semiconductor thin film, so that the dispersion of dopant

film and so on does not occur. Also, since the coating is used as the dopant film, large-area doping is easy to perform, and since a non-light-transmissive metal electrode is formed between the semiconductor thin film and the surface of the substrate, it serves as the mask from the energy beams, allowing selective impurity doping.

[0014]

[Embodiments] Embodiments of the invention will be described with reference to the drawings.

[0015] Fig. 1 shows an embodiment of a method of manufacturing a thin-film transistor according to a first invention. As shown in Fig. 1(a), an amorphous silicon thin film 2 is formed on a light-transmissive substrate 1 such as a quartz substrate by LP-CVD, which is then etched into the form of an island, and on which an insulator film 3 is formed.

[0016] As shown in Fig. 1(b), a gate electrode 4 is formed, and an insulator film 3 on the amorphous silicon thin film 2 to be doped with impurities with the gate electrode 4 as mask is removed selectively.

[0017] As shown in Fig. 1(c), a solution containing at least phosphor (P) and an organic solvent is applied on the thin film that is processed in the shape of Fig. 1(b), which is then dried to form an organic coating 5. Then, an energy beam (XeCl excimer laser: 308 nm in wavelength)

is radiated from the surface of the substrate (the back of the substrate) facing the surface on which the semiconductor thin film is formed.

[0018] When the semiconductor thin film is heated by the radiation of the energy beam, the impurities in the organic coating 5 are doped into the amorphous silicon thin film 2 and activated to form an impurity doped region 8, and at the same time, also the semiconductor thin film is annealed, thereby forming a polycrystalline silicon thin film 2A.

[0019] Finally, as shown in Fig. 1(d), after the organic coating 5 has been removed selectively, source and drain electrodes 7 are formed via an interlayer insulator film 6, thereby completing a thin-film transistor.

[0020] The use of the manufacturing method of the embodiment facilitates large-area impurity doping. This requires no special systems such as an ion implanter and a photo-etching system as in other impurity doping methods, reducing manufacturing cost because the coating itself is inexpensive. Furthermore, the semiconductor thin film can be annealed at the same time as impurity doping, improving the characteristics and simplifying the process.

[0021] Fig. 2 shows an embodiment of a method of manufacturing a thin-film transistor according to a

second invention. As shown in Fig. 2(a), the gate electrode 4 is formed on the light-transmissive substrate 1, on which the gate insulator film 3 and an amorphous silicon thin film are formed by LP-CVD, and the amorphous silicon thin film is polycrystallized by heat treatment to form the polycrystalline silicon thin film 2A.

[0022] As shown in Fig. 2(b), a solution containing at least phosphor (P) and an organic solvent is applied and dried to form the organic coating 5. Then, an energy beam (XeCl excimer laser: 308 nm in wavelength) is radiated from the surface of the substrate (the back of the substrate) facing the surface on which the semiconductor thin film is formed. The semiconductor thin film is heated by the radiation of the energy beam, so that the impurities in the coating are doped into the polycrystalline silicon thin film 2A and activated to form the impurity doped region 8. At that time, the gate electrode 4 serves as the mask for the energy beam because it is a non-light-transmissive thin film, allowing the impurities to be doped in a self-alignment manner into a region where no gate electrode 4 is present. The optical energy band width of the gate electrode is larger than that of the energy beam.

[0023] Finally, as shown in Fig. 2(c), after the coating has been removed selectively, the polycrystalline silicon

thin film 2A is etched in the form of an island to form the source and drain electrodes 7, thereby completing a thin-film transistor.

[0024] As has been described, the embodiment facilitates large-area impurity doping, simplifying the manufacturing process. Furthermore, since a material that transmits no energy beam is used as the gate electrode, the channel is protected by the gate electrode, facilitating manufacturing a self-alignment thin-film transistor to achieve a high-performance thin-film transistor.

[0025] Although not described in the embodiments, n- and p-type impurity doping can be made by changing the impurities in the organic coating, allowing n-channel and p-channel thin-film transistors to be produced. Although a laser beam is used as energy beam in the embodiments, other energy beams except the laser beam have the same advantages, so that a UV lamp, infrared light, and so forth can be used.

[0026]

[Advantages of the Invention] Adopting the manufacturing method of the invention allows manufacturing a large-area impurity semiconductor layer at a low temperature and at low cost, permitting the use of inexpensive substrate material such as glass. Furthermore, the impurity doping and the annealing of the semiconductor active layer can

be performed at the same time by the radiation of an energy beam, simplifying the process of manufacturing a thin-film transistor to increase the throughput. This decreases the manufacturing and system cost.

[Brief Description of the Drawings]

[Fig. 1] Fig. 1 includes schematic sectional views of the processes of an embodiment of a method of manufacturing a thin-film transistor according to a first invention.

[Fig. 2] Fig. 2 includes schematic sectional views of the processes of an embodiment of a method of manufacturing a thin-film transistor according to a second invention.

[Fig. 3] Fig. 3 includes schematic sectional views of a prior-art thin-film transistor.

[Description of the Reference Numerals]

1: quartz substrate

2: amorphous silicon

2A: polycrystalline silicon

3: gate insulator film

4: gate electrode

5: organic coating

6: interlayer insulator film

7: source and drain electrodes

8: impurity doped region

[FIG. 1]

1: light-transmissive substrate
2: amorphous silicon
2A: polycrystalline silicon
3: insulator film (gate insulator film)
4: gate electrode
5: organic coating (containing phosphor)
6: interlayer insulator film
7: source and drain electrodes
8: impurity doped region
Excimer laser annealing

[FIG. 2]

1: light-transmissive substrate
2A: polycrystalline silicon
3: insulator film (gate insulator film)
4: gate electrode
5: organic coating (containing phosphor)
7: source and drain electrodes
8: impurity doped region
Excimer laser annealing

[FIG. 3]

1: light-transmissive substrate
2A: polycrystalline silicon

3: insulator film (gate insulator film)

4: gate electrode

6: interlayer insulator film

7: source and drain electrodes

8: impurity doped region

Implanting p-ion